

白皮书

CPLD/FPGA烧写/加载

2

认识CPLD/FPGA

器件缩写

3

- **PLD: Programmable Logic Device** 可编程逻辑器件
- **PAL: Programmable Array Logic** 可编程阵列逻辑
- **GAL: Generic Array Logic** 通用阵列逻辑
- **CPLD: Complex Programmable Logic Device** 复杂可编程逻辑器件
- **EPLD: Erasable Programmable Logic Device** 可擦除可编程逻辑器件
- **FPGA: Field Programmable Gate Array** 现场可编程门阵列

PLD

4

- 区别于功能固定的逻辑器件（如74系列）

CPLD/EPLD

5

- 配置基于Flash/EEPROM
 - ▣ 掉电不需要重新配置
- EPLD是Altera的叫法
- CPLD主要由可编程I/O单元、基本逻辑单元、布线池和其他辅助功能模块构成。

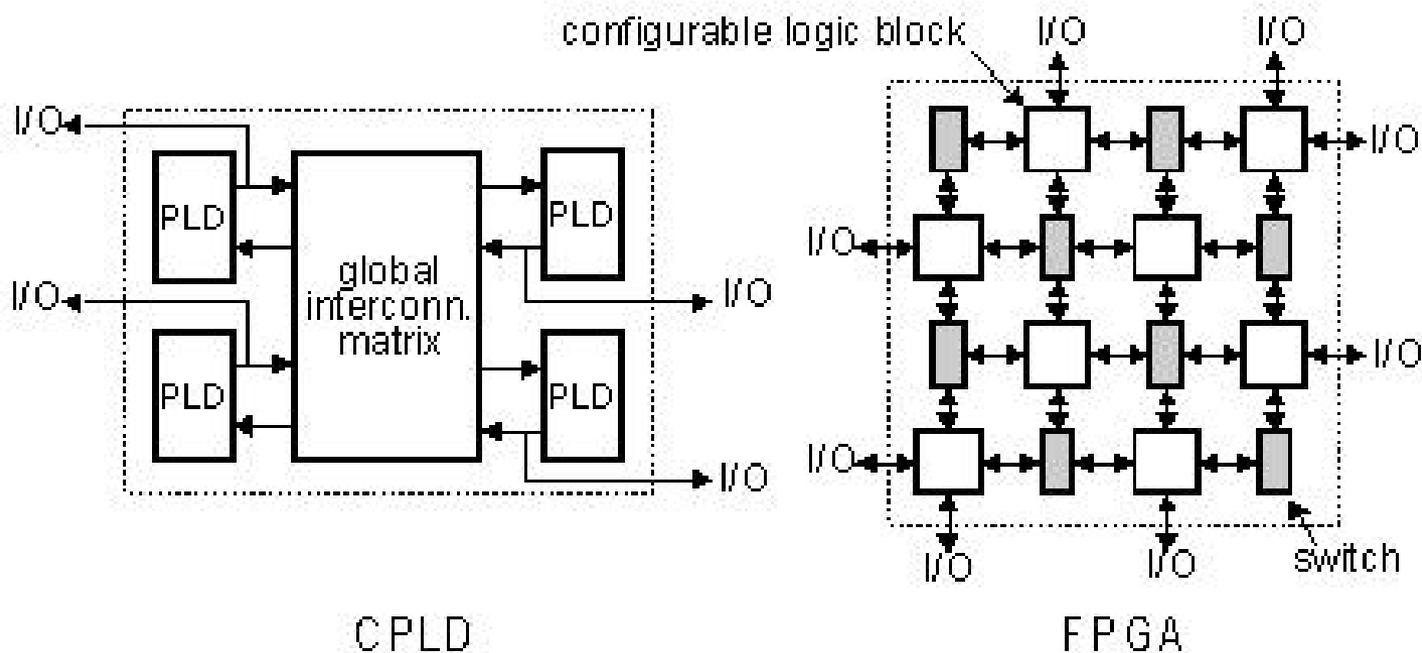
FPGA

6

- 配置通常基于**SRAM**，部分基于**Flash**
 - 基于**SRAM**，掉电**需要**重新配置
- **FPGA**主要构成：可编程输入/输出单元、基本可编程逻辑单元、嵌入式块**RAM**、布线资源、底层嵌入功能单元和内嵌专用硬核等。

CPLD与FPGA比较-1

7



CPLD and FPGA Architectures

CPLD与FPGA比较-2

- CPLD的连续式布线结构决定了它的时序延迟是均匀的和可预测的，而FPGA的分段式布线结构决定了其延迟的不可预测性。
- 在功能上FPGA比CPLD具有更大的灵活性。CPLD通过修改具有固定内连电路的逻辑功能来编程，FPGA主要通过改变内部连线的布线来编程；FPGA可在逻辑门下编程，而CPLD是在逻辑块下编程。
- FPGA的集成度比CPLD高，具有更复杂的布线结构和逻辑实现，也比CPLD有着更多资源、IP Core可以使用。
- FPGA内部时钟通常可以跑更快速度（如高速Serdes、DDRx控制器等）。
- FPGA专用布线资源可以高效实现算术功能（加法器、比较器等），CPLD因为是数量较少的大逻辑块组成，因此输入输出延时更快，从而比FPGA更适合做地址译码等。
- FPGA由微小的逻辑块组成，CPLD由大得多的逻辑块组成。这也是常说的FPGA是精细粒度构造（“fine-grain”），而CPLD是粗大粒度构造（“coarse-grain”）。
- CPLD比FPGA使用起来更方便。CPLD的编程采用EEPROM或Flash技术，无需外部存储器芯片，使用简单。而FPGA的编程信息需存放在外部存储器上，使用方法复杂。
- 配置方式的不同，使得CPLD上电立刻可用，而FPGA需要配置之后。
- 在编程方式上，FPGA也有优点：可以编程任意次（CPLD编程次数在万次级别，一般也是足够用了），可在工作中快速编程，从而实现板级和系统级的动态配置。

CPLD与FPGA应用场景

9

- **CPLD**更适合完成各种算法和组合逻辑，**FPGA**更适合于完成时序逻辑。换句话说，**FPGA**更适合于触发器丰富、**RAM**存储的结构（如协议处理），而**CPLD**更适合于触发器有限而乘积项丰富的结构（如**CPU**地址译码）。

10

CPLD/FPGA烧写/配置

CPLD烧写/配置方法

11

- 研发调试阶段： JTAG
- 生产制造：
 - ▣ 常规： JTAG
 - ▣ 特别大量：先烧写再贴片
- CPU/MCU在线升级
- 参考《白皮书：Flash烧写/编程》

CPLD JTAG烧写/配置的问题

12

- 不同厂家，加载线不同
- 不同厂家，软件不同
- 不同厂家，**JTAG**插座不同
- 不建议**JTAG**链上有多种器件混合

CPLD 先烧写再贴片的问题

13

- 成本高
- 引入错误（器件方向放错、漏写）
- 器件失效（静电）等质量风险

FPGA烧写/配置方法

14

- 研发调试阶段： 计算机， JTAG/AS/PS/SS
- 量产发货：
 - ▣ FPGA主动从外部存储获取
 - Altera's Serial Configuration Device
 - Xilinx Platform Flash
 - 其他通用存储器件
 - ▣ CPU/MCU加载

15

哲发方案

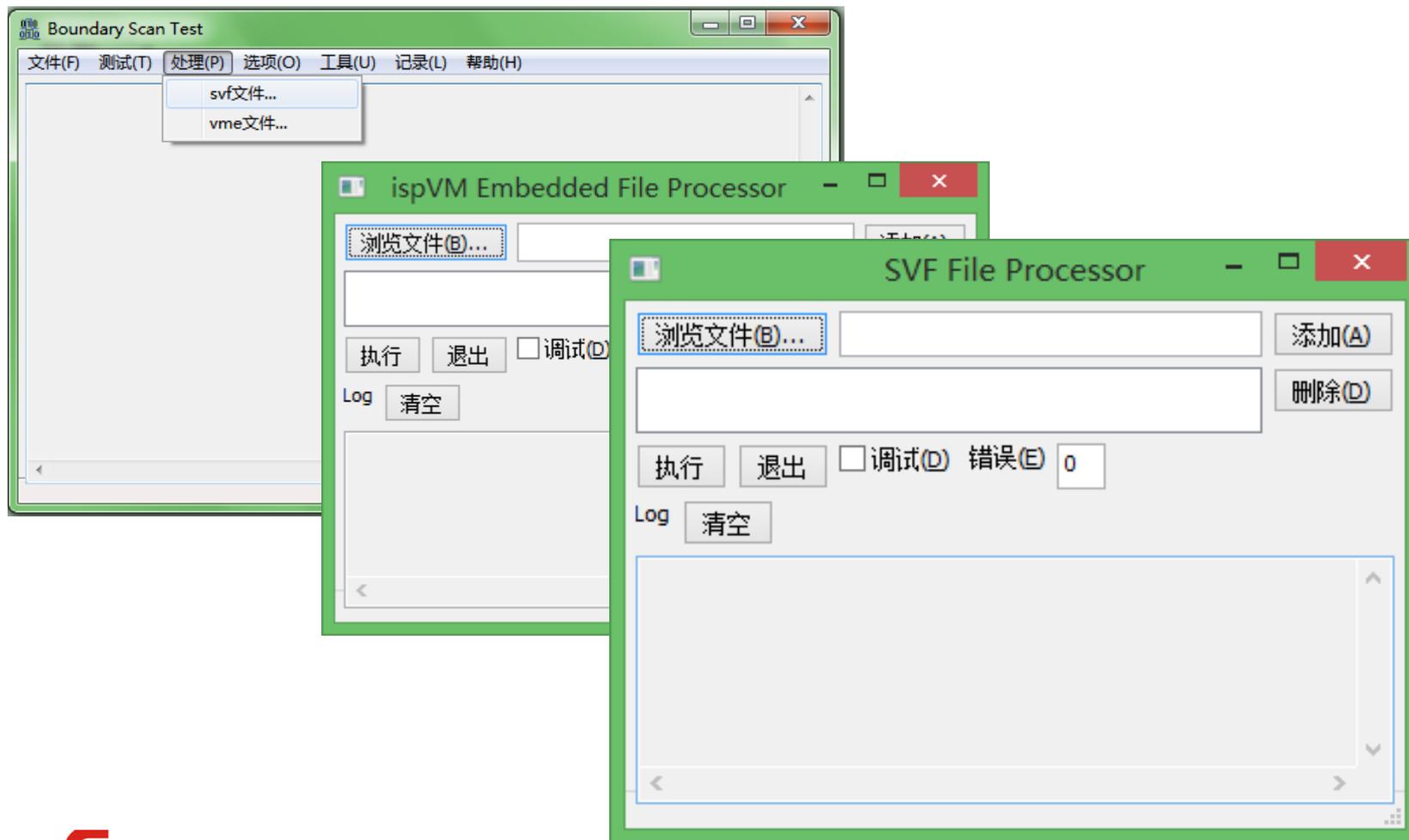
特点

16

- 一个系统加载 **Lattice, Xilinx** 等多个厂家的 **CPLD/FPGA**
- 允许链上有多个器件
- 脱离原厂软件独立完成烧写/加载
- 轻量级绿色软件
- 简单易用，可以批量处理
- 支持 **svf** 格式和 **vme** 等格式

软件截图

17



很多个CPLD要加载，怎么办？

18

- 如果没有接成JTAG链，那么需要通过工装变成JTAG链
- JTAG链的话，通过软件的批量处理.svf或.vme文件功能，可以一次完成所有CPLD加载，且可以设置为自动运行。

什么是svf文件？为什么要svf？

20

- **.svf**是业界事实标准，广泛用于测试、编程。
- 因为有些厂家文件格式（比如**Altera**的**.pof**）不公开，程序无法直接处理。不论是**Altera**还是**Xilinx**或者**Lattice**的**CPLD/FPGA**，只要转换成标准的**.svf**文件或**.vme**文件，哲发程序就可以完成**CPLD/FPGA**烧写。通常的**EDA**工具都支持转换为**.svf**文件，从而也可以转换为**.vme**文件。

21

谢谢!

<http://www.zhefar.com/>

杭州哲发科技有限公司